

(19) 日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表平10-513631

(43) 公表日 平成10年 (1998) 12月22日

(51) Int. Cl. ⁸

H 0 3 F 3/68

1/07

1/32

識別記号

F I

H 0 3 F 3/68

1/07

1/32

B

審査請求 未請求 予備審査請求 未請求 (全 18 頁)

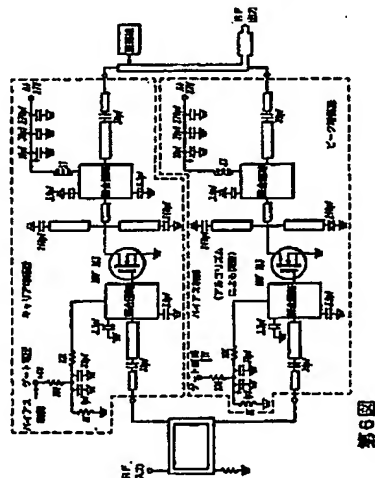
(21) 出願番号 特願平9-520453
(86) (22) 出願日 平成8年 (1996) 9月4日
(85) 翻訳文提出日 平成9年 (1997) 7月16日
(86) 国際出願番号 PCT/US 96/14269
(87) 国際公開番号 WO 97/20385
(87) 国際公開日 平成9年 (1997) 6月5日
(31) 優先権主張番号 08/564, 845
(32) 優先日 1995年11月30日
(33) 優先権主張国 米国 (US)
(81) 指定国 AU, CA, CN, DE, FI,
GB, JP, KR, SE, SG

(71) 出願人 モトローラ・インコーポレイテッド
アメリカ合衆国イリノイ州60196シャンパ
ーグ、イースト・アルゴンクイン・ロード13
03
(72) 発明者 ロング、ジェームス・フランク
アメリカ合衆国イリノイ州グレン・エリン
、エルムウッド・ドライブ22ダブリュー750
(74) 代理人 弁理士 大貫 進介 (外1名)

(54) 【発明の名称】 増幅回路および増幅回路の調整方法

(57) 【要約】

キャリア増幅器出力信号を発生するキャリア増幅器 (24)、ドハートイ構成でキャリア増幅器に結合されたピーク増幅器 (26)、ならびにキャリア増幅器 (24) およびピーク増幅器 (26) に応答する結合回路から成る増幅回路。ピーク増幅器 (26) は電圧バイアスされて、調整相互変調信号を発生する。結合回路 (36) は、調整変調信号をキャリア増幅器出力信号と結合し、ほぼ線形化された増幅回路出力信号を発生する。



【特許請求の範囲】

1. 増幅回路であって:

ドハーフティ構成されたキャリア増幅器およびピーク増幅器を有する第1増幅器であって、第1周波数帯域においてほぼ線形の第1出力信号を発生する第1増幅器;

ドハーフティ構成されたキャリア増幅器およびピーク増幅器を有する第2増幅器であって、第2帯域においてほぼ線形の第2出力信号を発生する第2増幅器;および

前記第1および第2増幅器に共通し、かつ前記第1および第2出力信号に共通し、結合された周波数帯域においてほぼ線形の結合出力信号を発生する結合回路であって、前記結合周波数帯域は前記第1および第2周波数帯域の一方よりも大きい結合回路;

から成ることを特徴とする増幅回路。

2. ドハーフティ構成されたキャリア増幅器およびピーク増幅器を有する第3増幅器であって、第3帯域においてほぼ線形の第3出力信号を発生する第3増幅器を更に含み、前記結合回路は更に前記第3出力信号に共通することを特徴とする請求項1記載の増幅回路。

3. 前記第1増幅器は第1遷移電圧で動作し、前記第2増幅器は第2遷移電圧で動作することを特徴とする請求項2記載の増幅回路。

4. 前記第1増幅器は、前記ピーク増幅器と逆相する遅延

線、前記キャリア増幅器に結合された伝送線路、前記ピーク増幅器に結合された整相伝送線。ならびに前記ピークおよびキャリア増幅器に共通する出力伝送線から成ることを特徴とする請求項2記載の増幅器。

5. 増幅回路であって:

キャリア増幅器出力信号を発生するキャリア増幅器;

ドハーフティ構成で前記キャリア増幅器に結合されたピーク増幅器であって、電圧バイアスされ調整相互変調信号を発生するピーク増幅器;および

前記キャリア増幅器および前記ピーク増幅器に共通する結合回路であって、前

層;

から成ることを特徴とする方法。

9. 前記ドハーフティ型増幅器内で整合回路を調整する段階を更に含むことを特徴とする請求項8記載の方法。

10. 前記ドハーフティ型増幅器内で整相線を調整する段階を更に含むことを特徴とする請求項8記載の方法。

記調整相互変調信号を前記キャリア増幅器出力信号と結合し、ほぼ線形化された増幅回路出力信号を発生する結合回路;

から成ることを特徴とする増幅回路。

6. 前記ピーク増幅器に結合された整相伝送線を更に有することを特徴とする請求項5記載の増幅器。

7. 増幅回路であって:

入力および出力を有する主増幅器;

前記主増幅器の前記入力において受信された入力信号をサンプルする第1カプラ;

前記主増幅器の前記出力に結合された第2カプラ;

前記第1および第2カプラに共通する第3カプラ;

前記第3カプラに共通する入力を受け、調整出力を発生する調整増幅器;および

前記第2カプラおよび前記主増幅器に共通する第4カプラであって、調整を低減した増幅出力信号を発生する第4カプラ;

から成る増幅回路であって、前記主増幅器は:

キャリア増幅器出力信号を発生するキャリア増幅器;

ドハーフティ構成で前記キャリア増幅器に結合されたピーク増幅器であって、電圧バイアスされ調整相互変調信号を発生するピーク増幅器;および

前記キャリア増幅器および前記ピーク増幅器に共通する結合回路であって、前記調整相互変調信号を前記キャリア増幅器出力信号と結合し、ほぼ線形化された増幅回路出力信号を発生する結合回路から成る前記主増幅器;

から構成されることを特徴とする増幅回路。

8. ドハーフティ型増幅回路の調整方法であって:

ドハーフティ型増幅器を準備する段階;

ピーク増幅器バイアス電圧の関数として前記ドハーフティ型増幅器の相互変調性能を測定する段階;および

前記測定した相互変調性能に基づいてピーク増幅器バイアス電圧を選択する段

【発明の詳細な説明】

増幅回路および増幅回路の調整方法

発明の分野

本発明は、一般に増幅回路に関し、更に特定すればドハーフティ型増幅回路(Doherty type amplifier circuits)に関するものである。

発明の背景

従来のドハーフティ型増幅回路は、当業者には既知である。"A New High Efficiency Power Amplifier for Modulated Waves", Proceedings of the Institute of Radio Engineers, Vol. 24, No. 9, pp. 1163-1182. (September 1936)。しかしながら、従来のドハーフティ型増幅器は、典型的に、線形性が比較的低いこともよく知られている。更に、その線形性は典型的に、効率に反比例する。従って、良好な効率を提供する従来のドハーフティ型増幅器の線形性は低い。低い線形性のため、従来のドハーフティ型増幅回路は、セルラの基地局機器(cellular base station equipment)におけるマルチキャリア電力増幅器(multicarrier power amplifier)

の用途等、多くの用途にはあまり適していない。よって、線形性を改善したドハーフティ型増幅回路が必要とされている。

発明の要約

この必要性に対処するため、本発明は、改良された増幅回路およびドハーフティ型増幅回路の調整(tuning)方法を提供する。本発明の一例によれば、増幅回路は、ドハーフティ状に構成されたキャリア増幅器およびピーク増幅器を有する第1増幅器、ドハーフティ構成されたキャリア増幅器およびピーク増幅器を有する第2増幅器、および第1および第2増幅器に共通する結合回路から成る。第1増幅器は、第1周波数帯域においてほぼ線形の第1出力信号を発生する。第2増幅器は、第2周波数帯域においてほぼ線形の第2出力信号を発生する。結合回路は、第1および第2出力信号に共通し、第3周波数帯域においてほぼ線形の第3出力信号を発生する。第3周波数帯域は、第1または第2周波数帯域のいずれよりも大きい。

本発明の別の態様によると、増幅回路は、キャリア増幅器とピーク増幅器とを発生するキャリア増幅器、ドハーティ構成のキャリア増幅器と結合されたピーク増幅器、ならびに、キャリア増幅器およびピーク増幅器にそれぞれ対応する結合回路から成る。ピーク増幅器は、電圧バイアスされて、調整された相

変調信号(intermodulation product signal)を発生する。結合回路は、調整された変調信号を、キャリア増幅器の出力信号と結合し、ほぼ線形化された増幅回路出力信号を発生する。

ドハーティ型増幅回路の調整方法は、ドハーティ型増幅器を設ける段階、ドハーティ型増幅回路の相互変調性能をピーク増幅器バイアス電圧の関数として測定する段階、および測定された相互変調性能に基づいてピーク増幅器のバイアス電圧を選択する段階を含む。本発明自体、およびこれに伴う利点は、添付図面とともに以下の詳細な説明を参照することにより、最もよく理解されよう。

図面の簡単な説明

- 第1図は、ドハーティ型増幅回路の回路構成図である。
- 第2図は、第1図のドハーティ型増幅器の相互変調性能のグラフである。
- 第3図は、第1図のドハーティ型増幅器を用いたフィードフォワード増幅器の回路図である。
- 第4図は、並列ドハーティ型増幅器構成を示すブロック図である。
- 第5図は、ドハーティ型増幅器の調整方法のフロー・チャートである。
- 第6図は、整合回路の特定実施例である。

詳細な説明

第1図を参照すると、ドハーティ型増幅器に構成されたキャリア増幅器24およびピーク増幅器26を含む増幅回路20が図示されている。増幅器24、26はそれぞれ、バイアス電圧を受ける。増幅回路20は、入力22および出力38を有する。増幅回路は、好ましくは90度の遅延を与える遅延線28、および変圧器線(transformer line)30を含む。キャリア増幅器24は、整相線(phasing line)32および変圧器線30上を送信される出力信号を発生する。ピーク増幅器2

点に基づいて、キャリア増幅器24に電圧バイアスをかける。第3に、ピーク増幅器26バイアス電圧の関数として、増幅回路20の1M性能を掃引(sweep)する。第2図に、典型的なピーク増幅器掃引の例を示す。良好な1Mの相殺が観察される場合は、ピーク増幅器26のバイアス電圧を調整して、増幅回路20を微調整し、更に1M性能を低減させる。

しかし、1M相殺が全く観察されない場合は、次にキャリア増幅器24および/またはピーク増幅器26を再整合し、および/または整相線32、34の長さを調整する。増幅回路20内の素子を調整した後、満足な1M性能が実現されるまで、上記の1ないし3のステップを繰り返す。好適な方法のフロー・チャートを第5図に示し、また調整済みのドハーティ増幅器の例を第6図に図示する。

第3図を参照すると、増幅回路150の別の好適実施例が図示されている。増幅回路150は、好ましくは並列配置された、第1、第2、および第3のドハーティ型増幅器154、156、158を含む。増幅器154、156、158の各々は、入力信号164を受信し駆動信号160を発生する駆動増幅器162に接続される。駆動信号160は、各増幅器154、156、158の入力へ送られる。増幅器154、156、158の各々は、共通ノード162において合流し増幅回路150の出力166に送られる増幅出力を発生する。ドハーティ型増幅器154、156、

158の各々は、好ましくは、第1図に示した増幅器20と構成がほぼ同様であり、先に論じた好適な調整方法によって説明したように、ほぼ線形動作するように調整される。

しかしながら、増幅器154、156、158の各々は、異なる周波数帯域においてほぼ線形モードで動作するように設計されている。例えば、第1増幅器154は、約865MHzないし約875MHzの間でほぼ線形に動作するように設計され、第2増幅器156は、約875MHzないし約885MHzの間でほぼ線形に動作するように設計され、第3増幅器158は、約885MHzないし約895MHzの間でほぼ線形に動作するように設計することができる。第4図の好適実施例では、第1増幅器154は約870MHzの中心周波数を有し、第2増幅器15

6は、第2整相線34によって発生する出力信号を発生する。キャリアおよびピーク増幅器24、26からの出力信号は、共通ノード等の結合回路36において合流し、変圧器線36上を送信され、最終的に増幅回路出力38において出力される。

キャリア増幅器24は、好ましくは、Motorolaから入手可能なMRF 183 Series増幅器等のMOSFET型増幅器であり、AB級モードで動作する。ピーク増幅器26は、好ましくは、Motorolaから入手可能なMRF 183 Series増幅器等のMOSFET型増幅器であり、C級モードで動作する。MRF 183 Series増幅器は、6008E, McDowell Road, Phoenix, Arizona, 85008のMotorolaから入手可能である。遅延線28は、好ましくは、

当業者には既知の方法で、マイクロストリップまたはストリップライン技術により実施される。変圧器線30は、約50オームのインピーダンスを有し、1/4波長である。好適実施例では、変圧器線36もまた1/4波長であり、約35オームのインピーダンスを有する。ピーク増幅器26は、遅延線28に接続し、整相線34に結合される。変圧器線30は、キャリア増幅器24に接続し、キャリアおよびピーク増幅器24および26からの出力を相互接続する。動作の間、キャリア増幅器24は線形動作のために電圧バイアスされるが、ピーク回路26は非線形動作のために電圧バイアスされる。所定の周波数帯域において、ピーク増幅器26は三次相互変調(third order intermodulation products)のような相互変調を発生し、これは、キャリア増幅器24からの相互変調と、打ち消すように(destructively)結合され、増幅回路20全体はほぼ線形に動作する。しかしながら、個々の増幅器における性能の線形性を改善しなければならない。所望の周波数帯域における性能の線形性を改善しなければならない。

次に、ある周波数帯域において増幅回路20を、ほぼ線形に調整する好ましい方法について説明する。第1に、増幅回路20にツーン・トーン駆動信号を印加(subject)して、基線相互変調(1M:baseline intermodulation)特性を測定する。第2に、測定した1M性能に基づき、利得、1M性能、および効率等、用途に特定した設計考慮

6は約880MHzの中心周波数を有し、第3増幅器158は約890MHzの中心周波数を有する。ドハーティ型増幅器は、狭い周波数帯域においてほぼ線形に動作するように調整することも可能である。ドハーティ増幅器内の整合回路を調整することにより、増幅器20における整相線32、34等の整相線の長さを調整することにより、あるいは、キャリアまたはピーク増幅器24、26のバイアス電圧を調整することにより、線形動作の特定の周波数帯域を決定することができる。あるいは、増幅器154、156、158の各々は、異なる遷移電圧(transition voltage)で動作して、線形性を有する周波数帯域を変えることも可能である。

ドハーティ増幅器のアーキテクチャは、固有の帯域限界(intrinsic bandwidth limitation)を有する。この限界は、ピーク増幅器によるキャリア増幅器の回路負荷によるものである。回路負荷の程度は、ピーク回路出力の整合回路リアクタンスと素子の固有リアクタンスによって、また、素子パッケージに付随する寄生リアクタンスによって決定される。フィードフォワード増幅器では、一般に、駆動素子による時間遅延を最小限にし、広帯域キャリアの相殺を容易にするため、広帯域主増幅器が必要である。

いくつかのドハーティ増幅器を並列結合した好適実施例では、ドハーティ増幅器帯域を拡大し、また、相互変調性能、利得の平坦度(flatness)、および効率をほぼ維持する調整方法論を用いることにより、固有の帯域限界を克服することができる。X MHzの全システム帯域を実現する調整方法論は、いくつかの部分から成る。

(全部でN段の並列全ドハーティ増幅器の)各キャリア増幅器およびピーク増幅器段は、X/N MHzの帯域において、所望の相互変調、効率、および利得の平坦度が得られるように整合される。整合回路は、直列および並列R F回路に構成された、コンデンサ、インダクタおよび/または分布伝送線路等従来の個別リアクティブ素子から成る。第6図に、調整した整合回路の例を図示する。より狭いX/N MHz帯域において所望の性能のため、キャリアおよびピーク増幅器段を整合することにより、全ドハーティ構成

の相互変調性能および効率の向上を図る。例えば、第3図のドハーティ段があり、全システム帯域要求が30MHzであれば、ピークおよびキャリア増幅器の各々は、10MHzの分数帯域(fractional bandwidth) ($X=30\text{MHz}$, $N=3$)に整合されるはずである。増幅器の帯域中心が85.5MHzならば、1つのドハーティ段は84.0ないし85.0MHz帯域において整合され、第2ドハーティ段は85.0ないし86.0MHz帯域に整合され、最終ドハーティ段は86.0ないし87.0MHz帯域に整合されるであろう。段が並列の場合は、利得応答は重複し、その結果、X MHz帯域全体において平坦度の高い利得応答が得られる。広帯域フィルタ設計を設計する際に、同様の帯域拡大メカニズムが用いられている。

ドハーティ回路における各キャリア増幅器およびピーク増幅器は、好ましくは、増幅器間に適切な電力結合が得られるように結合される。この結合は、多くの場合、約 $\lambda/4$ の伝送線路を用いて実現される。この伝送線路(または整相線)は周波数に感応するので、最大の電力結合を得るための望ましいキャリアおよびピーク増幅器の結合は、単一の周波数において起こる。従って、全X MHz帯域よりもむしろX/N MHz帯域において整相線の最適化が行われるとき、ドハーティ効率(ピーク増幅器負荷に依存する)および相互変調性能(キャリア増幅器出力負荷に依存する)が向上する。従って、前述の調整方法論によれば、N段の

各ドハーティ増幅器の整相線長は、異なるX/N MHz分数帯域に整合された整相線を用いることになる。上述の例を用いれば、3種類の異なる整相線長が用いられよう。再度上述の例を参照すると、84.0ないし85.0MHzのドハーティ段は、 $\lambda 84.5\text{MHz}/4$ の $\lambda/4$ 整相線長を有するであろう。85.0ないし86.0MHzのドハーティ段は、 $\lambda 85.5\text{MHz}/4$ の $\lambda/4$ 整相線長を有するであろう。86.0ないし87.0MHzのドハーティ段は、 $\lambda 86.5\text{MHz}/4$ の $\lambda/4$ 整相線長を有するであろう。

各ドハーティ増幅器は、ピーク増幅器バイアスの調節により、改善された利得平坦度および相互変調性能が得られる。従って、帯域X/N MHzの各ドハーティ増幅器は、そのバイアスが所望の利得平坦度および相互変調性能のために設定

一の整合構成、唯一の整相線長、および唯一のピーク増幅器バイアス設定点を有するので、位相オフセットが発生する。その結果、マルチキャリア相互変調機がベクトル的にピーク値を加算する程度は、従来の並列増幅器設計におけるよりも少なくなり、発生する平均相互変調レベルは低下する。更に、好適なX/N MHz設計方法は、元来帯域が限定されているドハーティ増幅器の帯域を広げ、これにより、利得、効率および相互変調性能への影響が大幅に減少する。

第4図は、フィードフォワード増幅回路100の好適実施例を示す。増幅回路100は、主増幅器106および誤差増幅器(error amplifier)114を含む。増幅回路100は、入力102、第1カプラ104、第2カプラ108、第3カプラ112、および第4カプラ116を含む。増幅回路100は更に、第1遅延線110、第2遅延線116を含む。第1カプラ104は、入力102において受信したRF入力信号をサンプルし、明確な信号(clean signal)を発生し、これは遅延線110によって遅延される。第2カプラ108は、主増幅器106の出力120をサンプルする。第3カプラ112は、カプラ108からサンプルされた出力信号を受信し、主増幅器106の出力120からの出力信号を、第1カプラ104によりサンプルされ遅延された入力信号と結合する。第3カプラの出力は誤差信号であり、好ましくは、誤差増幅器114によって増幅されて増幅誤差信号118を発生する。増幅誤差信号

118は、第4カプラ116によって、第2遅延線116が発生した遅延出力信号122と結合される。遅延出力信号122を増幅誤差信号116と結合することにより、その結果得られる出力118は、出力信号120よりも低い誤差のレベルを有することになる。このように、主増幅器106による非線形性による誤差の内、少なくとも一部は、第4カプラ116により相殺されて、線形性が高い出力118を発生する。この好適実施例では、主増幅器106は、第1図に示した増幅回路20等のドハーティ型増幅器であり、先に論じた調整方法にしたがって調整済みである。

ドハーティ構成の主増幅器106によって、フィードフォワード増幅回路100では、直流(DC)からRFへの変換効率に格段の向上が得られる。従来のフ

されている。しかし、モジュール(module paralleling)による寄生負荷効果(parasitic loading effects)がいくらか発生して、並列構成の相互変調および/または利得の平坦度を乱すことがある。並列のドハーティ構成の好適実施例は、各ドハーティ増幅器のピーク増幅器バイアス電圧の最終調整を含み、ドハーティ主増幅器の相互変調性能、効率、および利得平坦度を同時に調節する。このバイアス調整には、3つのパラメータ(利得平坦度、1M、効率)の同時最適化が必要なので、典型的に、バイアス調節アルゴリズムが用いられる。バイアス調節アルゴリズムは、フロー・チャートによって、最もよく

説明される。

1M性能、帯域、利得、効率、および群遅延(group delay)の目的が全てほぼ同時に満足されたとき、改善されたフィードフォワード主増幅器ドハーティ増幅器性能が実現される。

各々が異なる周波数帯においてほぼ線形に動作する複数のドハーティ型増幅器を設けることにより、増幅回路150は、個々のドハーティ増幅器のいずれよりも広い周波数帯域において、ほぼ線形に動作することができる。第3図の特定例では、増幅回路150は、約86.5MHzないし約89.5MHzの周波数帯域において、ほぼ線形に動作する。よって、増幅回路150は、ドハーティ型増幅器を用いることによって効率的に動作するという利点を有し、また、比較的に広い帯域においてほぼ線形に動作する利点もある。

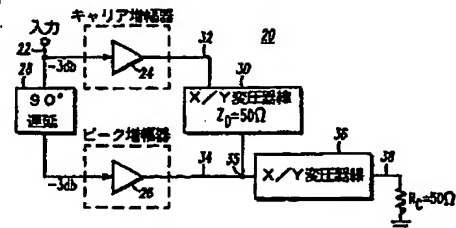
先に論じた好適実施例は多くの利点を提供する。例えば、ドハーティ回路固有の帯域が限定されるという性質により、ドハーティ増幅器による群遅延は、従来の増幅器におけるよりも大きい。好適実施例は、ドハーティ増幅器による群遅延を減少させる。また、マルチキャリア増幅器の用途においては、所与の周波数においてベクトル的に増大する多数相互変調波の間で、できるだけ位相関係を「無作為化」(randomize)することが重要である。並列のドハーティ段の各々において生成される相互変調波の間に、位相オフセット(無作為化)が導入される。各ドハーティ段が、唯

ード・フォワード増幅回路に対する効率の改善は約40%に達することもあり、高調波終端(harmonic termination)等の他の従来の効率を高める技法をはるかに超えている。小さな分数帯域(典型的に1%未満)では、ドハーティ構成の主増幅器106は、相互変調性能も改善することができる。更に、ドハーティ構成の主増幅器は大きな分数帯域で用いてもよい。

当業者には、上述の装置および方法の更なる利点および変更も容易に想及されよう。従って、本発明は、そのより広範な態様においては、先に論じかつ図示した特定の詳細な説明、代表的な装置、および一例として示した例に限定

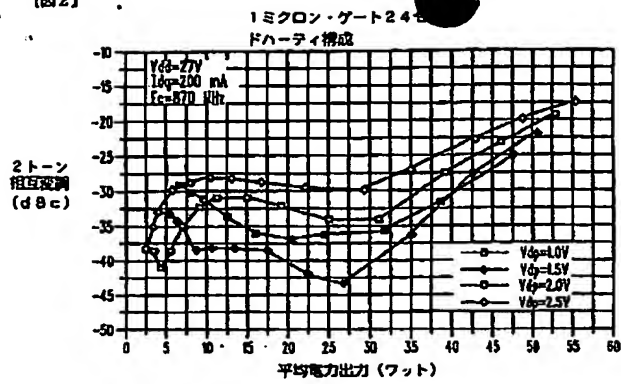
されるものではない。本発明の範囲および趣旨から逸脱することなく、上述の明細書に様々な変更や変形を行うことができ、更に、本発明は以下の特許請求の範囲およびその均等物の範囲内に該当する。かかる変更および変形の全てを含むことを意図するものである。

【図1】



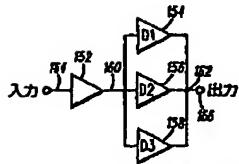
第1図

【図2】



第2図

【図3】

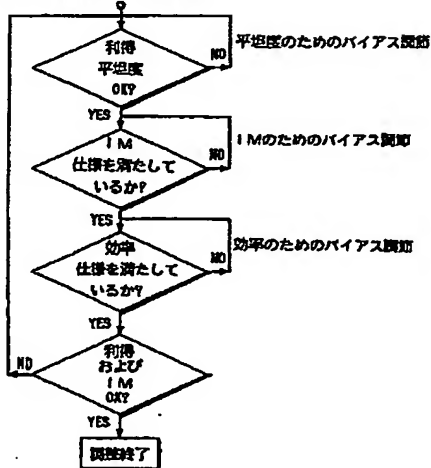


第3図

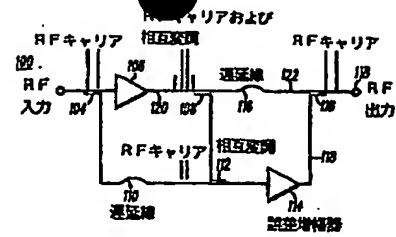
【図5】

第5図

ドハーティ増幅器用バイアス制御

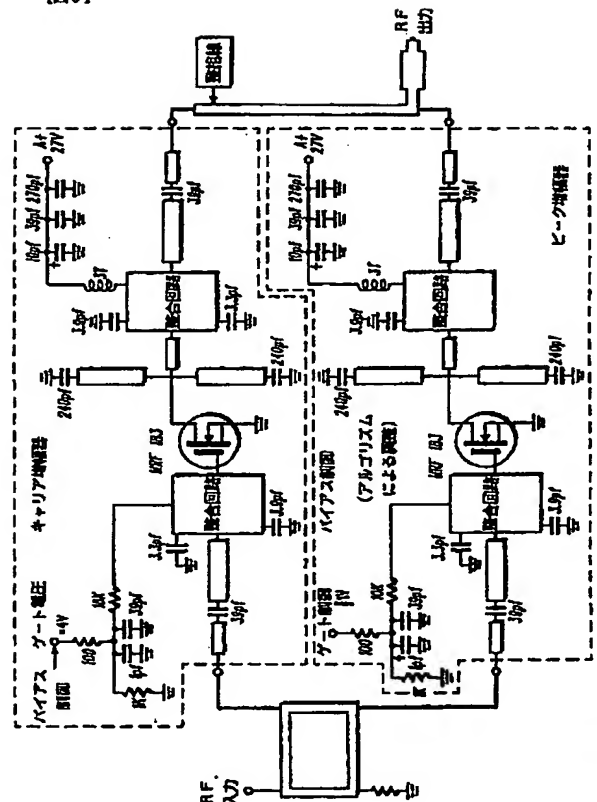


【図4】



第4図

【図6】



第6図

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US96/14269

A. CLASSIFICATION OF SUBJECT MATTER IPC(9) : H03P 3/68 US CL : 330/126 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) U.S. : 330/126, 002, 124R, 149, 151, 295 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched none Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) APS Search terms: Doherty, amplifier.		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 1-137710 A (SHIGA) 30 May 1989, See Fig. 3, English abstract.	1-4
Y	US 5,420,541 A (UPTON ET AL.) 30 May 1995, See Fig. 5, col. 12, lines 1-59.	1-4, 6, 8-10
X	DOHERTY, W. H. "A New High Efficiency Power Amplifier for Modulated Waves", Proceedings of the Institute of Radio Engineers, Technical Papers, Vol. 24, No. 9, September 1936, pages 1163-1183, especially page 1176.	5, 8
Y		6-10
Y	US 5,444,418 A (MITZLAFF) 22 August 1995, col. 5, lines 48-56.	7
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "B" earlier document published on or after the international filing date "L" document which may throw doubts on priority claims or which is cited to establish the publication date of another citation or other special reasons (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" documents of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "Z" document member of the same patent family		
Date of the actual completion of the international search 01 NOVEMBER 1996		Date of mailing of the international search report 07 NOV 1996
Name and mailing address of the ISARUS Coordinator of Search and Trademarks Box PCT Washington, D.C. 20531 Facsimile No. (703) 305-9210		Authorized officer JAMES B. MULLINS Telephone No. (703) 305-9212

Form PCT/ISA/210 (second sheet) (July 1992)